

描述

MT6823 是一款双通道, 3W/通道, 的 D 类音频功率放大器, 具有全差分输入结构, 超低 EMI 的特点。它能提供精确的 DC 音量控制(-24dB~+24dB, 30 步)。同时, 该芯片噪音低, PWM 结构下免 LC 输出滤波器, 使外围元件、印刷电路板 (PCB) 面积、系统成本降到最低。

该款芯片总谐波失真 (THD+N) 低至 0.1%, 信噪比高达 90dB, 驱动 4 欧姆负载时, 输出功率高达 3W, 同时效率高达 90%。独特的设计得以提供高品质音效。

MT6823 具有低功耗的关机模式。高效率, 低功耗的关机模式, 使得 MT6823 对于电池供电的扬声器及便携式设备, 都是一个理想的选择。可以很好地延长系统的工作时间。

MT6823 结合了美芯晟科技公司独特的 EMI 抑制技术, 可以与 FM 调频收音机配套工作, 无需增加磁珠等额外的滤波元件。

订购信息

零件型号 #	封装	备注
MT6823	SOP-16	盘卷 2500 个/盘

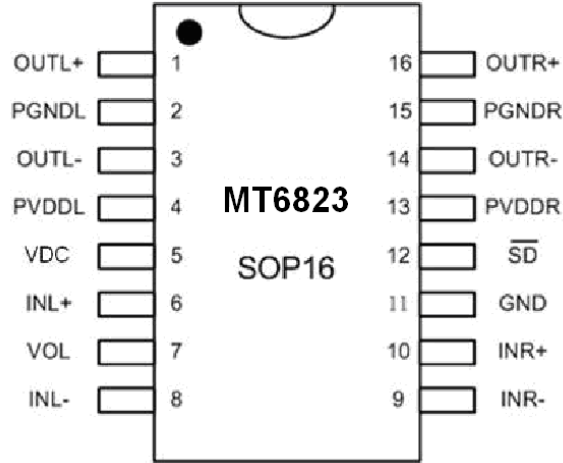
主要特点

- 高输出功率
3W @ VDD=PVDD= 5V, RL= 4Ω, THD+N = 10%
- 2.5V~5V单电源供电
- 全差分输入
- 30步DC音量控制 (-24dB~+24dB)
- 免LC滤波器, 超低的电磁干扰 (EMI), 可直接与FM调频收音机配套工作, 无需磁珠等额外滤波器件
- 总谐波失真加噪声 (THD+N) 低于0.1%
- 优异的上电、掉电噪音 (Pop-sound) 抑制
- 极低的静态工作电流和关机模式电流
- 极少的外部元器件, 节省空间与成本
- 过温和过流/短路保护
- 无铅SOP16封装

应用

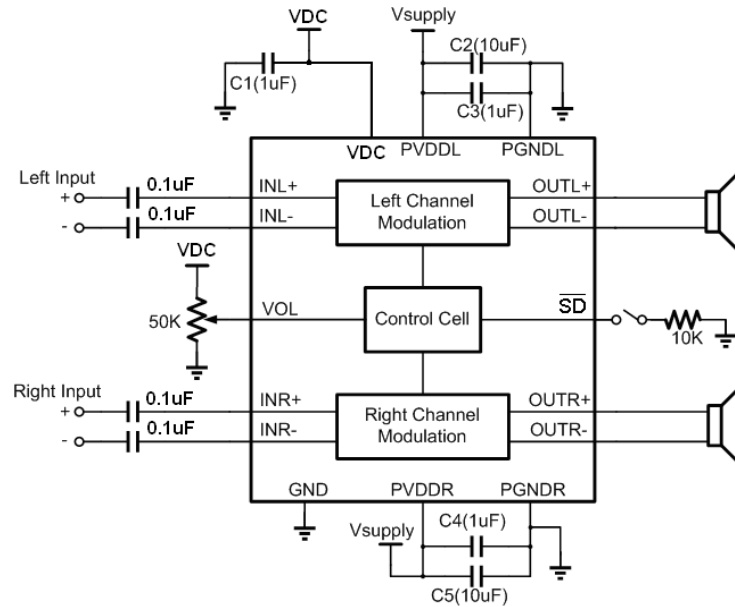
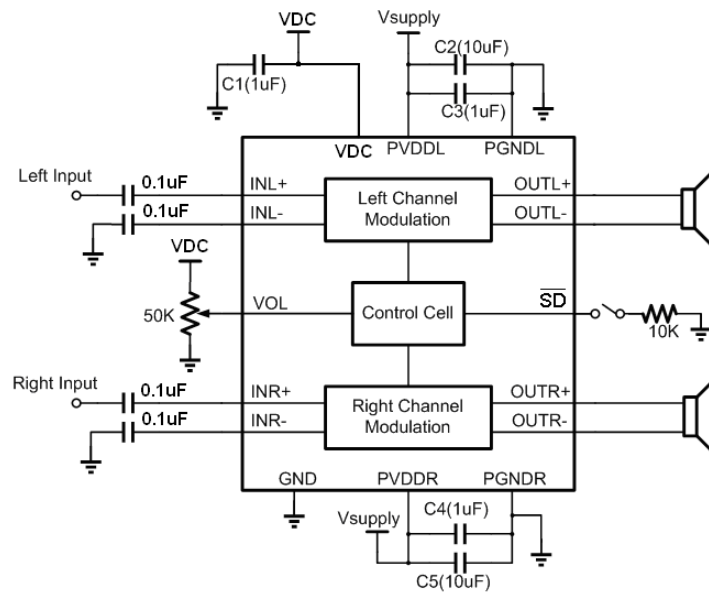
- 手机
- 便携式媒体播放器
- 便携式音频产品
- 导航设备
- 游戏机
- 无绳电话

管脚排列图



管脚描述

管脚号	管脚名称	描述
1	OUTL+	左通道正端输出
2	PGNDL	左通道地
3	OUTL-	左通道负端输出
4	PVDDL	左通道功率电源
5	VDC	DC音量控制参考电平输入脚
6	INL+	左通道正端输入
7	VOL	DC音量控制电平输入
8	INL-	左通道负端输入
9	INR-	右通道负端输入
10	INR+	右通道正端输入
11	GND	模拟地
12	\overline{SD}	关断控制（低电平有效）；内部有一个300千欧姆的电阻上拉至VDD
13	PVDDR	右通道功率电源
14	OUTR-	右通道负端输出
15	PGNDR	右通道地
16	OUTR+	右通道正端输出

典型应用电路图

MT6823: 全差分输入应用电路

MT6823: 单端输入应用电路

备注: C1-C5 为陶瓷电容器须与 MT6823 尽可能的靠近

极限参数

VDD	供电电压	工作模式	-0.3 V ~ 5.5 V
		\overline{SD} 模式	-0.3 V ~ 5.5 V
VI	输入电压		-0.3 V - VDD + 0.3 V
TJ	PN 结工作温度		-40°C - 150°C
Tstg	储存温度		-65°C - 150°C
	高温焊接温度 (10 秒)		260°C

热阻

符号	描述	值	单位
θ_{JA}	热阻最大值	80	°C/W

推荐工作条件

			最小值	最大值	单位
VDD	电源		2.5	5	V
VIH	高电平输入电压	\overline{SD}	1.3	VDD	V
VIL	低电平输入电压	\overline{SD}	0	0.35	V
VIC	共模输入电压范围	VDD = 2.5V - 5V	0.5	VDD-0.8	V
TA	工作温度		-40	85	°C

电气参数

(除非特别说明, 测试条件为: TA=25°C)

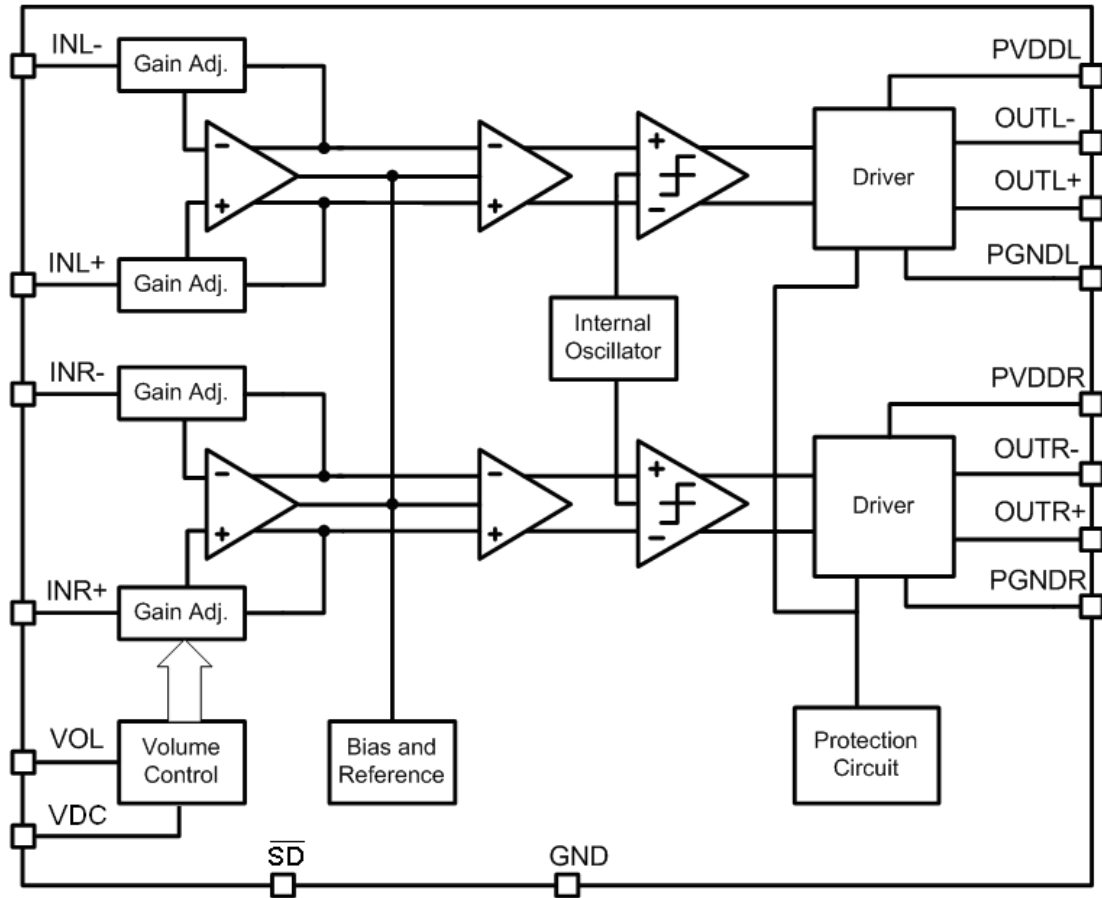
	参数	测试条件	最小值	典型值	最大值	单位	
VOS	输出失调电压	输入 AC 接地, VDD = 2.5 V ~ 5 V		2	19	mV	
IIH	高电平输入电流	VDD = 5.0V, VI = 5.3 V			50	μA	
IIL	低电平输入电流	VDD = 5.0V, VI = -0.3 V			5	μA	
I(Q)	静态电流	VDD = 5.0 V, 空载		10		mA	
		VDD = 3.6 V, 空载		6.5			
		VDD = 2.5 V, 空载		5.3			
I(SD)	关断电流	$V(\overline{SD}) = 0.35 V$, VDD = 3.6V		10		μA	
r _{DSON(P)}	PMOS 静态导通电阻	VDD = 2.5 V		715		mΩ	
		VDD = 3.6 V		540			
		VDD = 5.0V		490			
r _{DSON(N)}	NMOS 静态导通电阻	VDD = 2.5 V		720		mΩ	
		VDD = 3.6 V		550			
		VDD = 5.0 V		510			
	关断模式的输出阻抗	$V(\overline{SD}) = 0.35 V$		>1		kΩ	
f(sw)	开关频率	VDD = 2.5 V ~ 5 V		300		kHz	
A _{GAIN}	增益	参见第 12 页的 DC 音量控制表					dB
R _{UP_SD}	\overline{SD} 到 VDD 的电阻			300		kΩ	

性能参数

(除非特别说明, 测试条件为: TA=25°C)

参数	测试条件	最小值	典型值	最大值	单位
PO 输出功率 (每通道)	THD + N = 10%, f = 1 kHz, RL = 4 Ω	VDD = 5 V		3.04	W
		VDD = 3.6 V		1.69	
		VDD = 2.5 V		0.73	
	THD + N = 1%, f = 1 kHz, RL = 4 Ω	VDD = 5 V		2.53	W
		VDD = 3.6 V		1.36	
		VDD = 2.5 V		0.59	
	THD + N = 10%, f = 1 kHz, RL = 8 Ω	VDD = 5 V		1.71	W
		VDD = 3.6 V		0.80	
		VDD = 2.5 V		0.37	
	THD + N = 1%, f = 1 kHz, RL = 8 Ω	VDD = 5 V		1.37	W
		VDD = 3.6 V		0.65	
		VDD = 2.5 V		0.30	
THD+N 总谐波失真加噪声	VDD= 5V, PO=1W, RL=8Ω, f=1kHz			0.10%	
	VDD= 3.6V, PO=0.5 W, RL=8 Ω, f = 1kHz			0.12%	
	VDD=2.5V,PO=200mW, RL = 8 Ω, f = 1kHz			0.15%	
PSRR 电源抑制比	VDD = 3.6 V, 输入通过 Ci=2μF 的电容接地	f=217Hz, V(ripple)=0.2Vpp		-65	dB
SNR 信噪比	VDD = 5V, PO = 1W, RL = 8Ω			91	dB
Cs 信道串扰	f = 1kHz			-76	dB
启动时间	VDD = 3.6V			80	ms

芯片内部框图



典型工作特性

(除非特别说明, 测试条件为: $T_A=25^{\circ}\text{C}$)

总谐波失真加噪声 vs. 输出功率

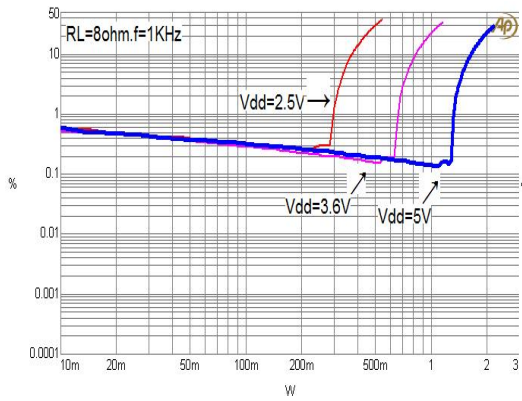


Fig. 1

总谐波失真加噪声 vs. 输出功率

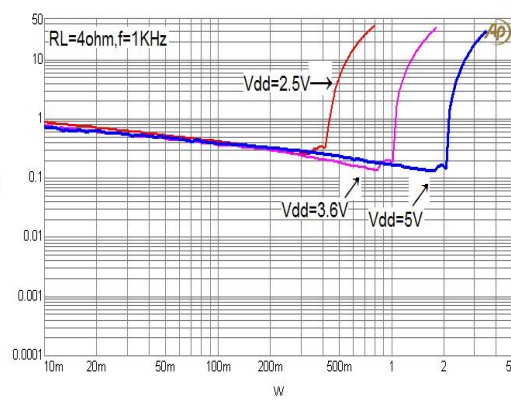


Fig. 2

总谐波失真加噪声 vs. 频率

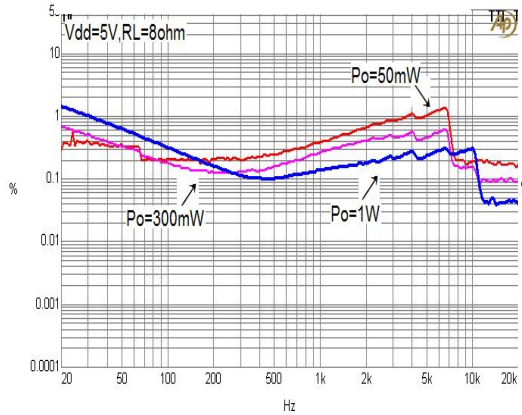


Fig. 3

总谐波失真加噪声 vs. 频率

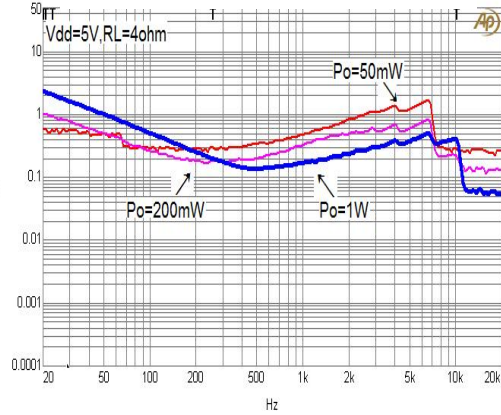


Fig. 4

总谐波失真加噪声 vs. 频率

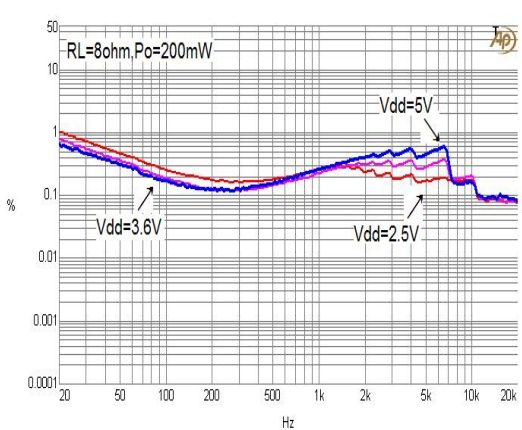


Fig. 5

总谐波失真加噪声 vs. 频率

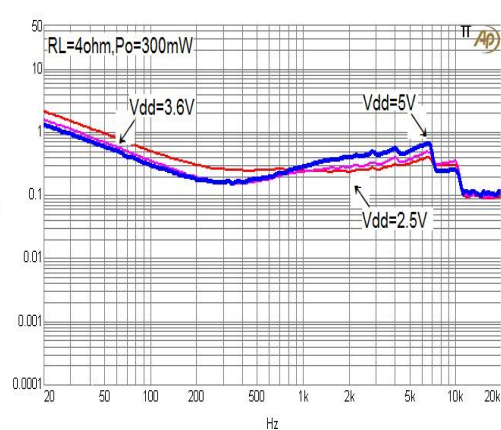


Fig. 6

频率响应

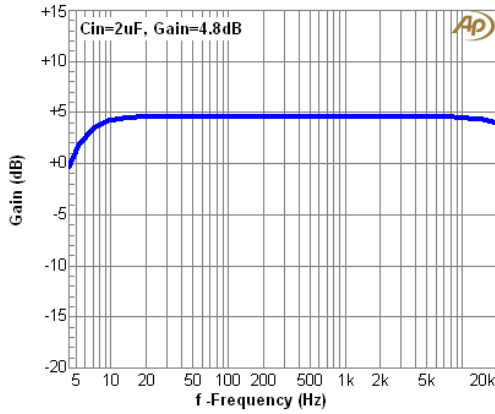


Fig. 7

本底噪声

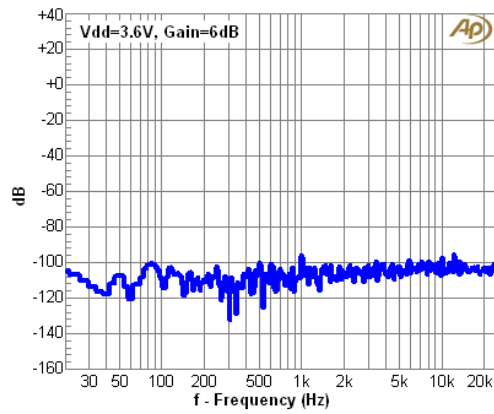


Fig. 8

电源抑制比 vs. 频率

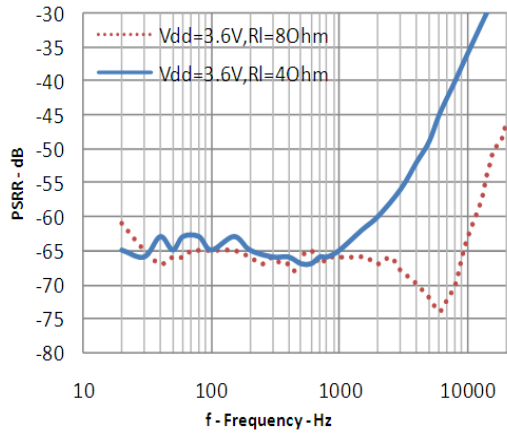


Fig. 9

CMRR vs. 频率

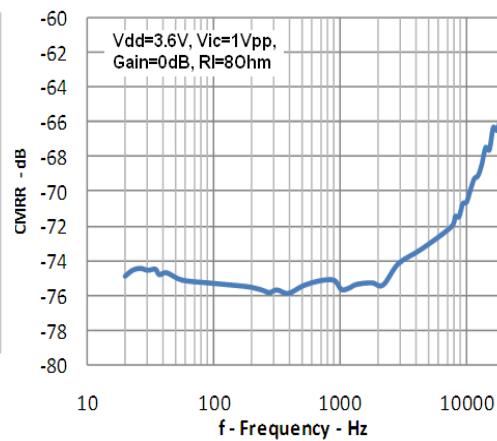


Fig. 10

静态电流 vs. 电源电压

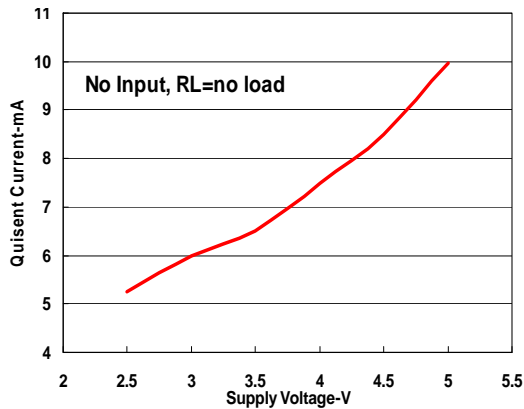


Fig. 11

信道串扰 vs. 频率

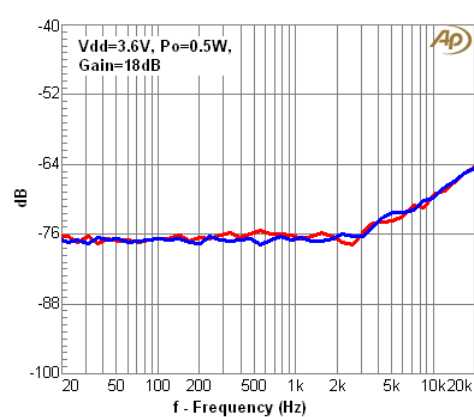


Fig. 12

效率 vs. 输出电压

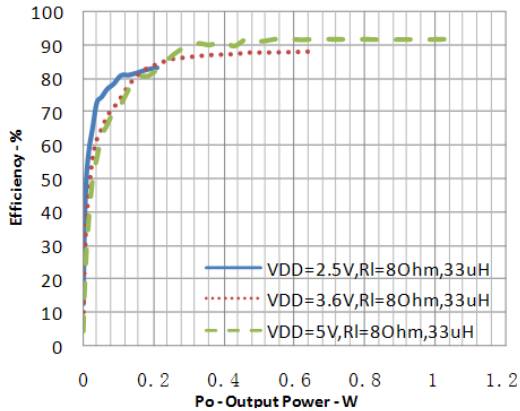


Fig. 13

效率 vs. 输出电压

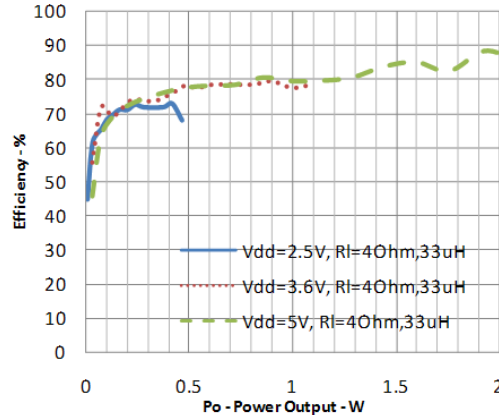


Fig. 14

功能描述

● 输入设置

MT6823: 全差分输入

MT6823 的全差分输入级能很好地抵消通道两边输入线上的共模噪声。全差分输入时，通过直流耦合电容 (C_i) 把音频源的正端连接到 INL+/INR+ 输入端，把负端连接到 INL-/INR- 输入端。如图 Fig.15 所示。

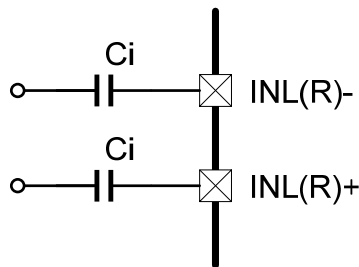


Fig.15. MT6823: 全差分输入

如果有一个不用的通道，此通道的输入管脚必须通过电容器接地。如图 Fig.16 所示。

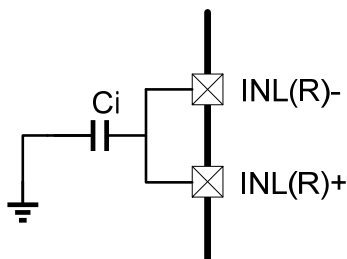


Fig.16. MT6823: 不用通道输入端的连接

MT6823: 单端输入

MT6823 也可以支持单端输入，见图 Fig.17。将任意一个输入端（正端或负端）交流接地，将音频信号通过直流耦合电容输入到另一个输入端（负端或正端）。不用的输入必须在信号源交流接地，那样比在芯片的输入端接地效果要好。

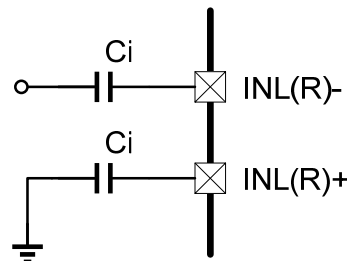


Fig.17. MT6823: 单端输入

● 关断模式

MT6823 的关断模式使电池供电电源闲置时的消耗减少到最低程度。在正常的工作状态下， \overline{SD} 输入管脚必须保持逻辑高电平。把 \overline{SD} 拉低导致输出静音，同时 MT6823 进入一个低功耗的状态。 \overline{SD} 管脚内部含有一个 300 千欧姆的上拉电阻，所以这个管脚在正常运行模式下，可以悬空。

● **DC 音量控制**

MT6823有一个内置的由VOL脚（脚7）的直流电平决定的音量控制机制。根据VOL脚的电平相对于VDC（脚5）的高低（不能超过VDC电位），决定一个音量控制增益。音量控制共30步，由-24dB到+24dB。

表1列出了音量控制管脚VOL（脚7）上的电压与相应的增益值。MT6823音量控制电路参考于电源电压VDC（脚5）与地电位GND，任何在VDC与GND之间的共模噪声都会被音量控制电路感应到。如果噪音超过了每一步对应的控制电压，增益就会自动改变。为了使噪声的影响降到最低，必须保证VOL脚的音量控制电位始终对应于VDC（脚5）。参见Fig.18。

在实际应用中，有三种可能的DC音量控制方案：

(1) 用电位器进行控制，如图Fig.18a。该方案中，音量控制信号由电位器从VDC分压产生。VDC直接给芯片脚5供电。

(2) 通过一个DAC（数字-模拟转换器）产生直流电平进行控制，如图Fig.18b。该方案中，因为音量控制信号由DAC产生，因此VDC必须与DAC共电源。

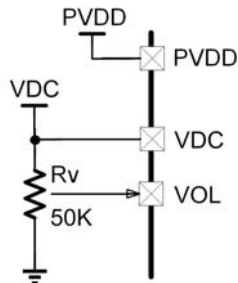


Fig.18a. 电位器音量控制电路

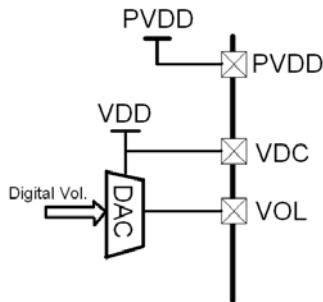


Fig.18b. DAC音量控制电路

(3) 通过一个MCU（数字逻辑控制单元）产生的PWM波经过RC低通滤波产生的直流电平进行控制，如图Fig.18c。音量高低由PWM波的占空比决定。同样，VDC也必须与MCU共电源。在所有的音量控制电路中，地线的连接也十分重要。其地线应尽可能靠近芯片的接地脚（脚11），并与功率地线分离。

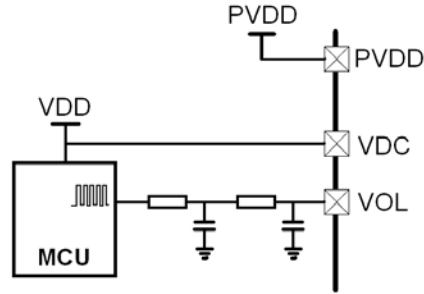


Fig.18c. PWM音量控制电路

● **电源去耦**

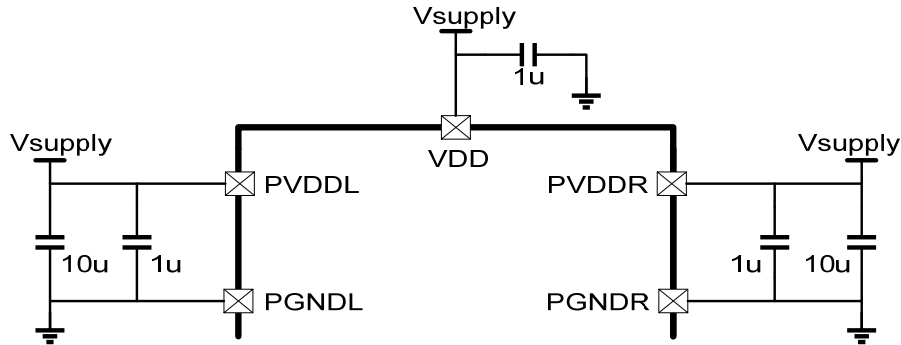
MT6823是一款高性能的CMOS音频放大器，需要充足的电源去耦以确保输出总谐波失真（THD）与电源抑制比（PSRR）尽可能的降到最低。在这一方面，最重要的是对电源以及地采取分区供电的方法。输出功率级的噪声电流只允许返回到输出级的地。如果这些噪声电流窜入其他地方，如进入模拟电源、信号通路等，更恶劣的是，它们可能形成一个环路辐射噪声源，其后果都会导致放大器的性能退化。在版图设计上，MT6823两路放大器必须为每一个通道提供独立的PVDD电源连接和PGND地线连接，而音频输入和参考电平的小信号电流则要返回到干净的电源VDD和干净的地GND。

如图Fig. 19所示，最优的去耦方式是通过两种不同类型电容作用于电源线上不同类型的噪声。对于电源线上高频瞬变，尖峰电压和数字脉冲干扰，典型的1.0μF低ESR陶瓷电容，应尽可能的靠近VDD端，可以起到很好的去耦作用。而对于低频噪声，放置一个10μF或更大的电容器靠近音频功率放大器，会有较好的滤除效果。同时该电容器作为本地储能器件在放大器输出出现大的信号瞬变时提供供电电流。

● 电流超载保护

MT6823 具有完整的短路保护功能从而使芯片避免了在输出-输出短路，输出对地短路，输出对电源 VDD 短路等情况下的损坏。当检测到短路状况时，MT6823 将进入关断模式，禁止输出。100ms

后，芯片会自动恢复输出。如果短路状况被消除了，那么芯片的短路状态就会被清除，从而进入正常运行。如果短路状况还没消除，则芯片将再一次进入短路保护状态。

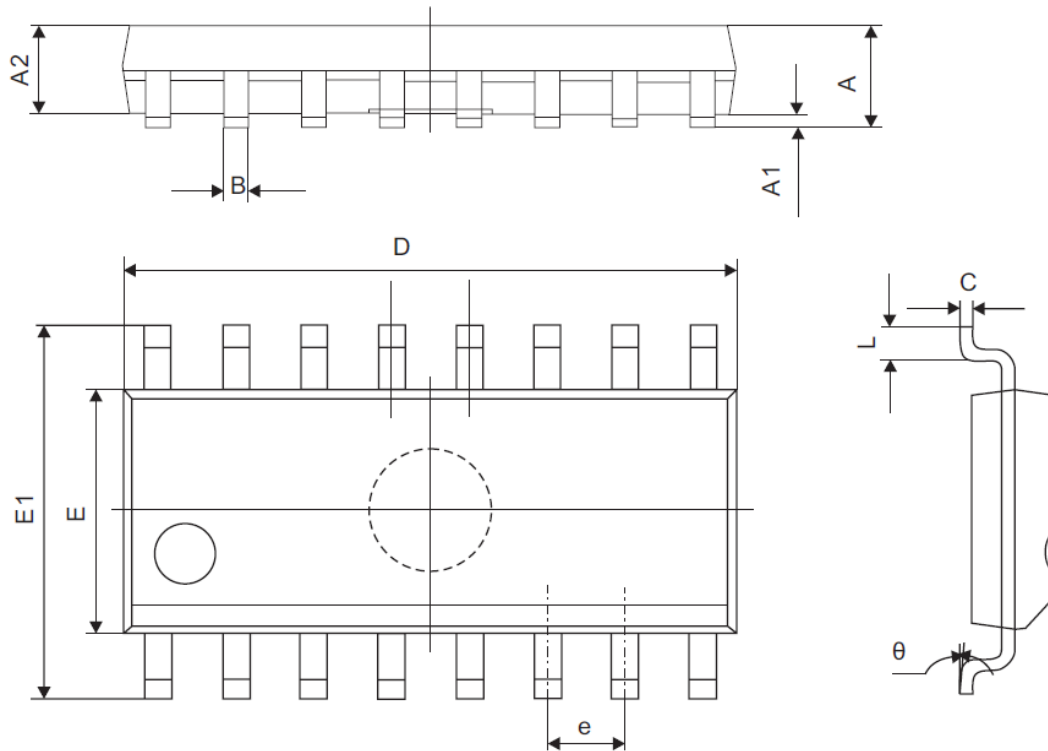

Fig.19. 电源去耦
表 1. 直流电平音量控制下的增益设定

增益 (dB)	VOL脚电压 (V)	增益 (dB)	VOL脚电压 (V)
+24	30*step~VDC	0	14*step~15*step
+22.5	29*step~30*step	-1.5	13*step~14*step
+21	28*step~29*step	-3	12*step~13*step
+19.5	27*step~28*step	-4.5	11*step~12*step
+18	26*step~27*step	-6	10*step~11*step
+16.5	25*step~26*step	-8	9*step~10*step
+15	24*step~25*step	-10	8*step~9*step
+13.5	23*step~24*step	-12	7*step~8*step
+12	22*step~23*step	-14	6*step~7*step
+10.5	21*step~22*step	-16	5*step~6*step
+9	20*step~21*step	-18	4*step~5*step
+7.5	19*step~20*step	-20	3*step~4*step
+6	18*step~19*step	-22	2*step~3*step
+4.5	17*step~18*step	-24	1*step~2*step
+3	16*step~17*step	Mute	0~1*step
+1.5	15*step~16*step		

注意: 'step' 值相对于电压 VDC (脚5) : step = VDC/37

封装尺寸

封装：SOP16



Symbol	Unit (mm)	
	Min	Max
A	1.350	1.750
A1	0.100	0.250
A2	1.350	1.550
B	0.330	0.510
C	0.190	0.250
D	9.800	10.000
E	3.800	4.000
E1	5.800	6.300
e	1.270(TYP)	
L	0.400	1.270
θ	0°	8°

索取产品详细信息及样片申请，请联系：

美芯晟科技有限公司 (北京办公室)

北京市海淀区知春路 106 号，皇冠假日酒店写字楼 1006。邮政编码 100086

电话： 86-10-62662828

传真： 86-10-62662951

美芯晟科技有限公司 (深圳办公室)

深圳市福田区财富广场 B 座 25BC，邮政编码 518040

电话： 86-755-83021778

传真： 86-755-83021336

美芯晟科技有限公司 (香港办公室)

香港上环苏杭街 49-51 号建安商业大厦 7 楼 D1 室

网站： www.maxictech.com

电邮：sales@maxictech.com, info@maxictech.com